

# GUÍA DE APRENDIZAJE

## Información para el estudiante

### Datos Descriptivos

<b>ASIGNATURA:</b>	Arquitecturas digitales avanzadas
<b>MATERIA:</b>	Electrónica
<b>CRÉDITOS EUROPEOS:</b>	4
<b>CARÁCTER:</b>	TRONCAL
<b>TITULACIÓN:</b>	Máster en Ingeniería de Sistemas y Servicios para la Sociedad de la Información
<b>CURSO:</b>	-
<b>ESPECIALIDAD:</b>	-

<b>CURSO ACADÉMICO</b>	2010-2011		
<b>PERIODO IMPARTICION</b>	Septiembre- Enero	Febrero - Junio	
	X		
<b>IDIOMA IMPARTICIÓN</b>	Sólo castellano	Sólo inglés	Ambos
			X

<b>DEPARTAMENTO:</b>	<b>SISTEMAS ELECTRONICOS Y DE CONTROL SECC. DPTAL. ELECTRONICA FISICA</b>	
<b>PROFESORADO</b>		
<b>NOMBRE Y APELLIDO (C = Coordinador)</b>	<b>DESPACHO</b>	<b>Correo electrónico</b>
Mariano Ruiz (C)	4106	mariano.ruiz@upm.es
Eduardo Juarez	4101	ejuarez@euitt.upm.es

<b>CONOCIMIENTOS PREVIOS REQUERIDOS PARA PODER SEGUIR CON NORMALIDAD LA ASIGNATURA</b>	
<b>ASIGNATURAS SUPERADAS</b>	
<b>OTROS RESULTADOS DE APRENDIZAJE NECESARIOS</b>	<p>Competencias equivalentes a las de cualquiera de los siguientes Graduados en Ingeniería:</p> <ul style="list-style-type: none"> <li>• Electrónica de Comunicaciones</li> <li>• Sistemas de Telecomunicación</li> <li>• Sonido e Imagen</li> <li>• Telemática</li> </ul>

## Objetivos de Aprendizaje

<b>COMPETENCIAS Y NIVEL ASIGNADAS A LA ASIGNATURA</b>		
<b>Código</b>	<b>COMPETENCIA</b>	<b>NIVEL</b>
<b>CGEN.2</b>	Poseer habilidades para el aprendizaje que les permitan continuar estudiando de un modo que habrá de ser en gran medida autodirigido o autónomo.	
<b>CGEN.5</b>	Capacidad para la elaboración, planificación estratégica, dirección, coordinación y gestión técnica y económica de proyectos en el ámbito de la ingeniería para la Sociedad de la Información siguiendo criterios éticos, de calidad y medioambientales.	
<b>CGEN.6</b>	Capacidad para proyectar, calcular y diseñar sistemas y servicios para la Sociedad de la Información.	
<b>CGEN.8</b>	Capacidad para la aplicación de los conocimientos adquiridos y resolver problemas en entornos nuevos o poco conocidos dentro de contextos más amplios y multidisciplinarios, relacionados con su área de conocimiento, siendo capaces de integrar conocimientos.	
<b>CGEN.9</b>	Capacidad de investigación, desarrollo e innovación en el ámbito de la ingeniería para la Sociedad de la Información.	
<b>CEP.1</b>	Capacidad de analizar, interpretar y aplicar estándares relacionados con las TIC.	
<b>CESI.3</b>	Capacidad de analizar y desarrollar sistemas empotrados integrando sistemas operativos.	
<b>CESI.4</b>	Capacidad de desarrollar sistemas basados en dispositivos programables.	
<b>CESI.5</b>	Capacidad de implementar sistemas de adquisición de datos y sistemas automáticos de prueba utilizando herramientas avanzadas de instrumentación.	
<b>CEI.1</b>	Capacidad de proponer, organizar y ejecutar trabajos de investigación en el ámbito de la ingeniería para la Sociedad de la Información.	
<b>CEI.2</b>	Capacidad de interpretar y evaluar de forma crítica documentos científicos en el área de las Tecnologías de la Información y las Comunicaciones.	

<b>CEI.3</b>	Capacidad de comunicación y difusión de los resultados de investigación.	
<b>CEI.4</b>	Habilidades de exposición pública de trabajos de investigación y defensa de las conclusiones.	

<b>Código</b>	<b>RESULTADOS DE APRENDIZAJE DE LA ASIGNATURA</b>
R1.	Analizar los sistemas empotrados, las tecnologías que utilizan y los aspectos teóricos implicados en el diseño sistemático de este tipo de sistemas.
R2.	Aplicar los procesadores digitales de señal en el diseño de sistemas digitales avanzados.
R3.	Emplear herramientas de desarrollo para los DSP.
R4.	Programar el puerto serie de un DSP.
R5.	Programar el Timer de un DSP.
R6.	Programar el controlador DMA de un DSP.
R7.	Analizar y evaluar los sistemas operativos que pueden integrarse en un sistema empotrado.
R8.	Integrar un sistema operativo en un procesador empotrado.

<b>OBJETIVOS DE LA ASIGNATURA POR TEMA, INDICADOR PARA EVALUARLO Y FORMA DE EVALUACIÓN</b>						
<b>Nº</b>	<b>Descripción</b>	<b>Indicador</b>	<b>Evaluación</b>	<b>RA Relacionado</b>	<b>Carácter</b>	
OT1_1	Conocer los requisitos generales de las aplicaciones y servicios a los que dan solución los sistemas empotrados	El alumno enumera y distingue las características comunes de las aplicaciones y servicios actuales en las que se utiliza un sistema empotrado	Preguntas explícitas en un examen escrito o tipo test	R1	Básico	
OT1_2	Conocer los elementos esenciales de las tecnologías DSP, FPGA y GPP.	El alumno es capaz de identificar los elementos que distinguen las tecnologías DSP, FPGA y GPP	Preguntas explícitas en un examen escrito o tipo test	R1	Básico	
OT1_3	Conocer los requisitos particulares de las aplicaciones y servicios a los que dan solución los sistemas empotrados que utilizan una única tecnología (DSP, FPGA, GPP) o una mezcla de ellas (DSP+FPGA, DSP+GPP, FPGA+GPP, DSP+FPGA+GPP).	El alumno enumera y distingue las características particulares de las aplicaciones y servicios actuales en las que se utiliza un sistema empotrado construido con la tecnología DSP, FPGA, GPP o con cualquier combinación de ellas	Preguntas explícitas en un examen escrito o tipo test	R1	Básico	
OT1_4	Conocer una implementación práctica de un	El alumno identifica los distintos elementos	Preguntas explícitas sobre los	R7,R8	Básico	

OBJETIVOS DE LA ASIGNATURA POR TEMA, INDICADOR PARA EVALUARLO Y FORMA DE EVALUACIÓN					
Nº	Descripción	Indicador	Evaluación	RA Relacionado	Carácter
	sistema empujado en DSP+GPP ejemplificada en la tarjeta de desarrollo BeagleBoard	que existen en la tarjeta <i>BeagleBoard</i> y la interconexión que existe entre ellos. Especialmente identifica los conectores MMC/SD, RS232, JTAG, el puerto USB 2.0 OTG, la memoria PoP y el gestor de alimentación TWL4030.	esquemas de la BeagleBoard donde identifique elementos hardware e interconexiones.		
OT1_5	Conocer la arquitectura básica de los procesadores de la familia OMAP35x de Texas Instruments	El alumno enumera y distingue las funcionalidades de todos los elementos que aparecen en el diagrama de bloques de un procesador de la familia OMAP35x	Preguntas explícitas en un examen escrito o tipo test.	R1	
OT1_6	Conocer los elementos fundamentales del entorno Eclipse de compilación cruzada	El alumno identifica la utilidad del entorno Eclipse como herramienta para crear y depurar aplicaciones.	Evaluación del grado de desarrollo de la práctica en la que se exigirán modificaciones para comprobar la destreza del	R8	

OBJETIVOS DE LA ASIGNATURA POR TEMA, INDICADOR PARA EVALUARLO Y FORMA DE EVALUACIÓN					
Nº	Descripción	Indicador	Evaluación	RA Relacionado	Carácter
			alumno con las herramientas		
OT1_7	Conocer el mecanismo de depuración con gdbserver.	El alumno es capaz de depurar aplicaciones sencillas con gdbserver y Eclipse. Especialmente, será capaz de definir puntos de ruptura y ejecutar paso a paso una aplicación sencilla.	Evaluación del grado de desarrollo de la práctica en la que se exigirán modificaciones para comprobar la destreza del alumno con las herramientas	R8	
OT1_8	Conocer el cargador primario X-loader y secundario U-boot del núcleo del sistema operativo	El alumno identifica y conoce la utilidad de la jerarquía de cargadores.	Evaluación del grado de desarrollo de la práctica en el que se le exigirán al alumno modificaciones para determinar su conocimiento del uso de los cargadores	R7	
OT1_9	Conocer la estructura básica del sistema de ficheros del sistema operativo	El alumno enumera y distingue la funcionalidad de los directorios de alto-nivel del sistema básico de	Preguntas explícitas en un examen escrito o tipo test.	R7	

<b>OBJETIVOS DE LA ASIGNATURA POR TEMA, INDICADOR PARA EVALUARLO Y FORMA DE EVALUACIÓN</b>					
<b>Nº</b>	<b>Descripción</b>	<b>Indicador</b>	<b>Evaluación</b>	<b>RA Relacionado</b>	<b>Carácter</b>
		ficheros. Enumera y distingue los ficheros fundamentales de arranque del sistema operativo			
OT1_10	Conocer y comprender el ciclo de diseño de un sistema empotrado basado en GPP + DSP	El alumno identifica y conoce los pasos implicados en el diseño de un sistema empotrado que combina diferentes tecnologías.	Preguntas explícitas en un examen escrito o tipo test.	R7	Básico
OT2_1	Comprender la necesidad y utilidad de los procesadores digitales de señal y sus diferencias esenciales con un procesador convencional	El alumno es capaz de identificar en un diagrama de bloques los elementos que distinguen a un DSP de un CPU convencional	Preguntas explícitas en un examen escrito o tipo test acerca de la utilidad de las unidades de ejecución, de las instrucciones específicas, etc	R2	
OT2_2	Conocer algunos ejemplos sencillos de aplicaciones y servicios que se basan en el uso de DSPs.	El alumno enumera algunas de las aplicaciones actuales en las que se utiliza un DSP	Preguntas explícitas en un examen escrito o tipo test.	R2	Básico
OT2_3	Conocer el conjunto de herramientas que se incluyen en	El alumno enumera y distingue las	Preguntas explícitas en un examen	R3	Básico

<b>OBJETIVOS DE LA ASIGNATURA POR TEMA, INDICADOR PARA EVALUARLO Y FORMA DE EVALUACIÓN</b>					
<b>Nº</b>	<b>Descripción</b>	<b>Indicador</b>	<b>Evaluación</b>	<b>RA Relacionado</b>	<b>Carácter</b>
	una tecnología específica de aplicación de los DSPs.	funcionalidades de las herramientas que se incluyen en la tecnología expressDSP	escrito o tipo test.		
OT2_4	Conocer y comprender la arquitectura básica de los DSPs de la familia C6000 de Texas Instruments	El alumno enumera y distingue las funcionalidades de todos los elementos que aparecen en el diagrama de bloques de un DSP de la familia C6000	Preguntas explícitas en un examen escrito o tipo test.	R2	Básico
OT2_5	Comprender el modelo de memoria de los DSPs de la familia C6000 particularizados para el C6713.	El alumno identifica los distintos niveles de memoria que aparecen distinguiendo sus funcionalidades y limitaciones	Preguntas explícitas en un examen escrito o tipo test.	R2	Básico
OT2_6	Comprender la implementación del paralelismo en las arquitecturas VLIW.	El alumno identifica el ciclo de ejecución de instrucciones en la arquitectura VLIW	Preguntas explícitas en un examen escrito o tipo test	R2	Básico
OT2_7	Conocer el mecanismo de funcionamiento de las interrupciones en un DSP de la familia C6000.	El alumno identifica las fuentes de interrupción y el mecanismo de gestión de las mismas en el DSP	Preguntas explícitas en un examen escrito o tipo test	R2	Básico
OT2_8	Conocer los	El alumno	Preguntas	R2	Básico

<b>OBJETIVOS DE LA ASIGNATURA POR TEMA, INDICADOR PARA EVALUARLO Y FORMA DE EVALUACIÓN</b>					
<b>Nº</b>	<b>Descripción</b>	<b>Indicador</b>	<b>Evaluación</b>	<b>RA Relacionado</b>	<b>Carácter</b>
	mecanismos básicos de inicialización de un DSP de la familia C6000.	identifica los recursos hardware utilizados para realizar el proceso de inicialización.	explícitas en un examen escrito o tipo test		
OT2_9	Conocer una implementación práctica de un sistema basado en DSP ejemplificada en un development starter kit como el DSK6713.	El alumno identifica los distintos elementos hardware que existente en el DSK6713 y la interconexión existente entre ellos. Especialmente identifica: la memoria DRAM, el convertidor (CODEC), los switch/LEDS y los conectores.	Preguntas explícitas sobre los esquemas del DSK6713 donde identifique elementos hardware e interconexiones.	R3	Básico
OT2_10	Conocer y comprender los elementos fundamentales integrados en el entorno de desarrollo code composer studio (CCS).	El alumno identifica la utilidad del entorno CCS como herramienta para crear y depurar aplicaciones. Identifica la utilidad y conoce los recursos de DSPBIOS como sistema operativo que permite desarrollar aplicaciones	Evaluación del grado de desarrollo de las prácticas y diseños propuestos en los que se exigirán modificaciones para comprobar la destreza del alumno con las herramientas.	R3	Básico

OBJETIVOS DE LA ASIGNATURA POR TEMA, INDICADOR PARA EVALUARLO Y FORMA DE EVALUACIÓN					
Nº	Descripción	Indicador	Evaluación	RA Relacionado	Carácter
		software. Especialmente conoce el mecanismo de scheduling de DSPBIOS para manejar objetos HWI, SWI, TSK, PRD e IDL. El alumno conoce además la utilidad de XDAIS y otras herramientas de expressDSP.			
OT2_11	Construir aplicaciones básicas utilizando el entorno CCS para el DSK6713.	El alumno es capaz de construir y depurar aplicaciones básicas con CCS y DSPBIOS: -Que utilicen tareas periódicas PRD y de tipo CLK. -Que utilicen tareas TSK. -Que utilicen tareas HWI y SWI. -Que utilicen las utilidades de depuración basadas en LOG.	Evaluación del grado de desarrollo de las prácticas y diseños propuestos en los que se exigirán modificaciones para comprobar la destreza del alumno con las herramientas.	R3	Básico
OT2_12	Comprender las funcionalidades esenciales del sistema operativo DSPBIOS	El alumno es capaz de modificar el funcionamiento de los ejercicios/prácticas	Evaluación de las modificaciones en exámenes	R3	Básico

<b>OBJETIVOS DE LA ASIGNATURA POR TEMA, INDICADOR PARA EVALUARLO Y FORMA DE EVALUACIÓN</b>					
<b>Nº</b>	<b>Descripción</b>	<b>Indicador</b>	<b>Evaluación</b>	<b>RA Relacionado</b>	<b>Carácter</b>
		propuestas o realizadas por él para cambiar las especificaciones de funcionamiento	orales en el laboratorio. Lectura de memorias.		
OT3_1	Conocer y comprender la utilidad de cada uno de los periféricos que tiene la familia C6000.	El alumno es capaz de identificar en el diagrama de bloques de un C6000 los distintos periféricos que se incluyen	Preguntas explícitas en un examen escrito o tipo test acerca de la utilidad y prestaciones esenciales de cada uno de los periféricos	R2	Básico
OT3_2	Conocer, comprender y utilizar la librería de programación Chip Support Libray.	El alumno es capaz de conocer como se añade al entorno CCS la librería CSL, accede a su ayuda e identifica las funciones en C para gestionar un periférico determinado.	El ejercicio de laboratorio o diseño incorpora necesariamente el uso de CSL para manejar el timer del DSP con CSL	R3	Básico
OT3_3	Conocer, comprender y utilizar la librería de programación Board Support Libray.	El alumno es capaz de conocer como se añade al entorno CCS la librería BSL, accede a su ayuda e identifica las funciones en C para gestionar un recurso	El ejercicio de laboratorio o diseño incorpora necesariamente el uso de BSL para manejar los switches , los LEDES, y el	R3	Básico

<b>OBJETIVOS DE LA ASIGNATURA POR TEMA, INDICADOR PARA EVALUARLO Y FORMA DE EVALUACIÓN</b>					
<b>Nº</b>	<b>Descripción</b>	<b>Indicador</b>	<b>Evaluación</b>	<b>RA Relacionado</b>	<b>Carácter</b>
		determinado.	CODEC de la tarjeta DSK6713.		
OT3_4	Conocer y comprender el mecanismo básico de funcionamiento del puerto McBSP del DSP (se excluye el modo multicanal)	El alumno identifica los elementos esenciales del McBSP. Registros de configuración, pines del periféricos, modos esenciales de funcionamiento para uso con una o dos fases sin multicanal.	Pregunta explícita donde se analice la inicialización del puerto McBSP en el DSK6713 para utilizar el CODEC.	R4	Básico
OT3_5	Conocer, comprender y utilizar los registros de configuración del McBSP y su mecanismo de generar interrupciones.	El alumno interpreta el significado de los registro de configuración del McBSP y como se genera las interrupciones	Pregunta explícita donde se configure el McBSP para realizar una transferencia determinada.	R4	
OT3_6	Configurar DSPBIOS para manejar interrupciones hardware (HWI) del McBSP	El alumno es capaz de asignar un HWI a la interrupción por TX o RX del McBSP	El ejercicio de laboratorio requiere asignar la HWI al periférico.	R4	Básico
OT3_7	Conocer la programación del McBSP utilizando el CSL	El alumno conoce las funciones básicas del CSL para gestionar el McBSP.	Pregunta explícita donde se analice la inicialización del puerto	R4	

<b>OBJETIVOS DE LA ASIGNATURA POR TEMA, INDICADOR PARA EVALUARLO Y FORMA DE EVALUACIÓN</b>					
<b>Nº</b>	<b>Descripción</b>	<b>Indicador</b>	<b>Evaluación</b>	<b>RA Relacionado</b>	<b>Carácter</b>
			McBSP en el DSK6713 para utilizar el CODEC		
OT3_8	Conocer y analizar la interconexión de un CODEC de audio a un DSP utilizando el McBSP.	El alumno conoce los pines utilizados del DSP para conectar un CODEC.	Pregunta explícita donde se interconecten un DSP y un CODEC mediante el McBSP	R2	Básico
OT3_9	Conocer las prestaciones básicas y el mecanismo de configuración de un CODEC de Audio para aplicaciones de procesado digital de la señal.	El alumno conoce la funcionalidad de los registros del AIC23 como CODEC para aplicaciones de audio.	El ejercicio de laboratorio requiere modificar el contenido de los registros internos del AIC23.	R2	
OT3_10	Conocer y comprender la interacción del DMA con los bloques de memoria.	El alumno distingue las funciones que realizar el controlador de EDMA de la familia C67xx.	Pregunta explícita donde enumere las funciones que realiza el EDMA del DSP.	R6	Básico
OT3_11	Conocer y comprender el mecanismo básico de funcionamiento del controlador de DMA del DSP y la mejora en	El alumno distingue entre un evento y una interrupción hardware y la reducción de carga que supone mover	Pregunta explícita donde se analicen las diferencias entre adquirir datos por	R6	Básico

<b>OBJETIVOS DE LA ASIGNATURA POR TEMA, INDICADOR PARA EVALUARLO Y FORMA DE EVALUACIÓN</b>					
<b>Nº</b>	<b>Descripción</b>	<b>Indicador</b>	<b>Evaluación</b>	<b>RA Relacionado</b>	<b>Carácter</b>
	rendimiento que supone para un sistema.	los datos de manera directa a memoria.	interrupción o EDMA.		
OT3_12	Conocer, comprender y utilizar los registros de configuración del EDMA.	El alumno conoce las funciones básicas del CSL para gestionar el EDMA.	Pregunta explícita donde se analice la inicialización del EDMA en el estudio de casos que se presentará en clase.	R6	Básico
OT3_13	Configurar DSPBIOS para manejar interrupciones hardware (HWI) del EDMA	El alumno es capaz de asignar un HWI al EDMA	El ejercicio de laboratorio requiere asignar la HWI al periférico.	R6	Básico
OT3_14	Conocer los tipos de movimientos de datos soportados por un controlador de EDMA.	El alumno diferencia un movimiento de 2D y 3D en el EDMA	Pregunta explícita donde se analicen las diferencias entre ambos modos.	R6	Básico
OT4_1	Conocer y comprender el diagrama de bloques de la arquitectura de la familia de procesadores ARM, especialmente, la arquitectura del procesador ARM-	El alumno enumera y distingue las funcionalidades de todos los elementos que aparecen en el diagrama de bloques de un procesador ARM-	Preguntas explícitas en un examen escrito o tipo test.	R1	

<b>OBJETIVOS DE LA ASIGNATURA POR TEMA, INDICADOR PARA EVALUARLO Y FORMA DE EVALUACIÓN</b>					
<b>Nº</b>	<b>Descripción</b>	<b>Indicador</b>	<b>Evaluación</b>	<b>RA Relacionado</b>	<b>Carácter</b>
	Cortex A8	Cortex A8			
OT4_2	Conocer y comprender el diagrama de bloques de la arquitectura del procesador NIOS II	El alumno enumera y distingue las funcionalidades de todos los elementos que aparecen en el diagrama de bloques de un procesador NIOS II	Preguntas explícitas en un examen escrito o tipo test.	R1	
OT4_3	Conocer y comprender los criterios de selección del tipo de núcleo de sistema operativo en función de la arquitectura del sistema empujado en el que se integra	El alumno enumera y distingue los criterios de selección y los utiliza para tomar decisiones	Escoger razonadamente, de entre una lista proporcionada, el sistema operativo a integrar en un sistema empujado, conocidas las características del primero y la arquitectura del segundo.	R7	Básico
OT4_4	Conocer, comprender y utilizar las herramientas de configuración del núcleo	El alumno es capaz de configurar aspectos sencillos del núcleo del sistema operativo	Evaluación del grado de desarrollo de la práctica en la que se exigirán modificaciones para comprobar la destreza del alumno con	R7, R8	Básico

<b>OBJETIVOS DE LA ASIGNATURA POR TEMA, INDICADOR PARA EVALUARLO Y FORMA DE EVALUACIÓN</b>					
<b>Nº</b>	<b>Descripción</b>	<b>Indicador</b>	<b>Evaluación</b>	<b>RA Relacionado</b>	<b>Carácter</b>
			las herramientas		
OT4_5	Conocer y comprender las distintas fases del proceso de arranque del núcleo del sistema operativo	El alumno identifica y distingue los elementos implicados en el arranque del núcleo del sistema operativo. En particular, es capaz de: <ul style="list-style-type: none"> <li>- Utilizar el cargador X-Loader</li> <li>- Utilizar el cargador U-Boot y configurar su funcionamiento con variables de entorno</li> <li>- Utilizar los ficheros de inicialización del núcleo</li> <li>- Utilizar y configurar los ficheros de inicialización del interfaz de red</li> </ul>	Evaluación del grado de desarrollo de la práctica en la que se exigirán modificaciones para comprobar la destreza del alumno con las distintas fases de arranque del núcleo del sistema operativo.	R7, R8	Básico
OT4_6	Conocer, comprender y utilizar, en una aplicación, las llamadas para el establecimiento de comunicación y transferencia de datos de la librería BSD Socket API	El alumno identifica y distingue las primitivas de la librería de sockets para el establecimiento de una comunicación cliente-servidor y las transferencia de datos	Evaluación del grado de desarrollo de la práctica en la que se exigirán modificaciones para comprobar la destreza del	R8	

<b>OBJETIVOS DE LA ASIGNATURA POR TEMA, INDICADOR PARA EVALUARLO Y FORMA DE EVALUACIÓN</b>					
<b>Nº</b>	<b>Descripción</b>	<b>Indicador</b>	<b>Evaluación</b>	<b>RA Relacionado</b>	<b>Carácter</b>
			alumno con el uso de las primitivas de la librería de sockets		
OT5_1	Conocer y comprender el diagrama de bloques de la arquitectura del procesador de doble núcleo OMAP3530	El alumno enumera y distingue las funcionalidades de todos los elementos que aparecen en el diagrama de bloques de un procesador OMAP3550	Preguntas explícitas en un examen escrito o tipo test.	R1	
OT5_2	Conocer, comprender y utilizar, en una aplicación, las llamadas al submódulo MSGQ de la librería DSPLink para comunicar el núcleo ARM y el DSP mediante un mecanismo de colas de mensajes	El alumno es capaz de construir programas sencillos con las llamadas a la librería DSPLink en los que parte del procesamiento lo realiza el ARM y parte el DSP	Evaluación del grado de desarrollo de la práctica en la que se exigirán modificaciones para comprobar la destreza del alumno en el uso de las primitivas de comunicación de DSPLink.	R8	
OT5_3	Conocer, comprender, configurar y utilizar el driver CMEM para reservar zonas de memoria de uso compartido entre el	El alumno es capaz de construir programas sencillos que utilicen CMEM para comunicar datos entre el ARM y el DSP mediante	Evaluación del grado de desarrollo de la práctica en la que se exigirán modificaciones	R8	

**OBJETIVOS DE LA ASIGNATURA POR TEMA, INDICADOR PARA  
EVALUARLO Y FORMA DE EVALUACIÓN**

<b>Nº</b>	<b>Descripción</b>	<b>Indicador</b>	<b>Evaluación</b>	<b>RA Relacionado</b>	<b>Carácter</b>
	ARM y del DSP	un mecanismo de memoria compartida	s para comprobar la destreza del alumno en el uso del driver CMEM.		

## Contenidos y Actividades de Aprendizaje

CONTENIDOS ESPECÍFICOS (TEMARIO)		
TEMA / CAPITULO	APARTADO	Indicadores Relacionados
<b>Tema 1: Introducción a los sistemas empotrados. Tecnologías utilizadas en diseño de estos sistemas</b>	1.- Introducción a la asignatura (0,5 hora)	
	1.1 Presentación del temario, recursos y normativa de la asignatura.	
	2. Introducción a los sistemas empotrados (1,5 horas)	OT1_1,2,3
	2.1 ¿Qué es un sistema empotrado?	OT1_1,2,3
	2.1.1 Presentación de las tecnologías: DSP, GPP, FPGA.	OT1_2
	2.1.2 Definición de sistema empotrado utilizando un ejemplo de sistema real con cada una de las tecnologías (DSP, GPP, FPGA)	OT1_1,3
	3.- Descripción de la plataforma BeagleBoard y de las herramientas de trabajo (1 hora)	OT1_4,5,6,7,8,9
	3.1 Descripción de la BeagleBoard y presentación del OMAP	OT1_4,5
	3.2 Presentación de las herramientas de trabajo	OT1_6,7,8,9
	3.2.1 Entorno de compilación cruzada con Eclipse	OT1_6
	3.2.2 Entorno de depuración con gdbserver	OT1_7
	3.2.3 Cargadores del núcleo del sistema operativo	OT1_8
	3.2.4 Sistema de ficheros básico	OT1_9
	4.- Práctica: tutorial guiado del ciclo de diseño con la BeagleBoard ( 3 horas)	OT1_10
	4.1 Arranque del núcleo del sistema operativo	OT1_10

CONTENIDOS ESPECÍFICOS (TEMARIO)		
TEMA / CAPITULO	APARTADO	Indicadores Relacionados
	4.2 Montar el sistema de ficheros root	OT1_10
	4.3 Compilación cruzada de una aplicación con Eclipse	OT1_10
	4.4 Depuración de la aplicación con gdbserver	OT1_10
<b>Tema 2:</b> Procesadores digitales de altas prestaciones	1.- Introducción a los DSPs de Texas Instruments	OT2_1,2,3
	1.1 Presentación de las familias de DSP de Texas.	OT2_1,2,3
	1.2 Breve descripción de las familias C2000, C5000 y C6000 indicando su enfoque y ámbito de utilización.	OT2_4
	1.3 Descripción y presentación de eXpressDSP.	OT2_2
	2. Introducción a la familia de DSP C6000	OT2_4
	2.1 Descripción de la arquitectura C6000	OT2_4
	2.2 Niveles de memoria	OT2_5
	2.3 Paralelismo de la arquitectura C6000	OT2_6
	2.4 Interrupciones en C6000	OT2_7
	2.5 Arranque del sistema (/boot)	OT2_8
	3. Presentación del DSK6713 y del entorno de programación.	OT2_9
	3.1 Descripción de la plataforma hardware a utilizar DSK6713	OT2_9
	3.2 Presentación del CodeComposer y ciclo de diseño	OT2_9
	3.3 Tutorial guiado de iniciación con un ejemplo sencillo explicando el ciclo de diseño de una aplicación con CCS	OT2_9

CONTENIDOS ESPECÍFICOS (TEMARIO)		
TEMA / CAPITULO	APARTADO	Indicadores Relacionados
	3.4 Introducción a DSPBIOS y sus recursos mediante la utilización de algunos ejemplos sencillos, pueden ser los mismo de la sección anterior	OT2_10 OT2_11 OT2_12
	3.5 Práctica 1. Realización por parte del alumno de los siguientes ejercicios: Generador de señales. Ejemplo de DSPBIOS	OT2_11,OT2_12
<b>Tema 3:</b> Periféricos y acceso a memoria externa en la familia C6000. Diseño de Aplicaciones	1 Introducción y Timers . Revisión de la arquitectura del DSP. Breve descripción de los periféricos del DSP.	OT3_1
	1.1 Descripción y utilidad del TIMER.	OT3_1
	1.2 Utilización de los TIMERS con Chip Support Library.	OT3_2
	2. El puerto serie McBSP	OT3_4
	2.1 Diagrama de bloques del McBSP y trama típica de intercambio de datos.	OT3_4
	2.2 Tramas en Funcionamiento multicanal.	OT3_4
	2.3 Manejo del McBSP con CSL. Ejemplo.	OT3_7
	2.4 Interrupciones del McBSP. Gestión y manejo en CSL. Configuración en CCS.	OT3_5:OT3_6
	2.5 Descripción y manejo del AIC23 .	OT3_8,OT3_3
2.6 Ejemplo. Descripción de la práctica a realizar en el laboratorio. Lectura por	OT3_8	

CONTENIDOS ESPECÍFICOS (TEMARIO)		
TEMA / CAPITULO	APARTADO	Indicadores Relacionados
	interrupción de la señal de entrada del AIC23.	
	3 EDMA.	OT3_10
	3.1 Diagrama de bloques del EDMA y descripción del funcionamiento básico.	OT3_10
	3.2 Tipos de transferencias soportadas por el EDMA. Gestión de eventos e interrupciones.	OT3_11,12
	3.3 Ejemplo de programación del EDMA con CSL. Transferencia simple y transferencias con doble buffer (método del PING-PONG).	OT3_12,OT3_13
	3.4 Practica de generación de señales utilizando el DSK6713 con MCBSP, interrupciones y AIC23.	OT3_9
	3.5 Práctica de adquisición de señales con INT, MCBSP AIC23.	OT3_9
	3.6 Modificación para incluir el EDMA con PING- PONG .	OT3_14
<b>Tema 4:</b> Arquitecturas de procesadores de propósito general (GPP) empotrados	1. Introducción a la familia ARM de procesadores	OT4_1
	2. Introducción al procesador NIOS II	OT4_2
	3. Sistemas operativos empotrados	OT4_3
	3.1 Criterios de selección de un sistema operativo según las características del sistema empotrado	OT4_3
	4. Práctica guiada para integrar el sistema operativo en la BeagleBoard	OT4_4,5,6
	4.1 Parámetros de configuración del núcleo y arranque del sistema (3 horas)	OT4_4,5
	4.2 Drivers de red: sockets (3 horas)	OT4_6
<b>Tema 5:</b> Diseños de	1. Descripción de la arquitectura del OMAP	OT5_1

<b>CONTENIDOS ESPECÍFICOS (TEMARIO)</b>		
<b>TEMA / CAPITULO</b>	<b>APARTADO</b>	<b>Indicadores Relacionados</b>
aplicaciones basadas en GPP empotrado	2. Descripción de los drivers DSPLink y CMEM	OT5_2,3
	3. Práctica guiada para usar el GPP y el DSP de la BeagleBoard	OT5_1,2,3
	3.1 Uso del DSP del OMAP (1 hora)	OT5_1
	3.2 Uso del ARM y del DSP (3 horas)	OT5_2,3

<b>BREVE DESCRIPCIÓN DE LAS MODALIDADES ORGANIZATIVAS UTILIZADAS Y METODOS DE ENSEÑANZA EMPLEADOS</b>	
<b>CLASES DE TEORIA</b>	La asignatura tiene 13 horas de clase en el formato de lección magistral para exponer los distintos contenidos.
<b>ESTUDIO DE CASOS</b>	La asignatura tiene 4 horas dedicadas a la realización de estudio de casos donde se presentarán soluciones reales utilizando DSPs y sistemas con procesadores empotrados.
<b>CLASES PROBLEMAS</b>	
<b>PRÁCTICAS</b>	La asignatura tiene 22 horas presenciales para ejecutar prácticas guiadas, semi-guiadas y de diseño.
<b>TRABAJOS AUTONOMOS</b>	Los alumnos deben preparar pequeñas aplicaciones de manera totalmente autónoma utilizando en libre acceso las instalaciones o realizándolo en su casa.
<b>TRABAJOS EN GRUPO</b>	Algunas de las prácticas de diseño se deben realizar en grupo tanto en la parte presencial como no presencial.
<b>TUTORÍAS</b>	Hay programadas 2 horas semanales de tutoría individualizada para resolver dudas sobre las distintas actividades que se realicen en la asignatura.

<b>RECURSOS DIDÁCTICOS</b>	
<b>BIBLIOGRAFÍA</b>	Code Composer Studio™ v3.1 IDE Getting Started Guide (SPRU509) TMS320C6000 CPU and Instruction Set Reference Guide (SPRU189). “Real-Time Digital Signal Processing: Based on the TMS320C6000”.Nasser Kehtarnavaz, Publisher: Newnes , July 2004, ISBN: 0750678305, Pages: 320 Chapters 1, 3 and 4.
	Procesadores digitales de señal de altas prestaciones de Texas Instruments: de la familia TMS320C3x a la TMS320C6000. F. Barrero, S. Toral y M. Ruiz. Mc Gra3w-Hill 2005
	Building Embedded Linux Systems, K. Yaghmour et al. Ed. O’Reilly
	BeagleBoard Rev B5 System Reference Manual
	Internetworking with TCP/IP Vol. III, Client-Server Programming, D. E. Comer, Prentice Hall
	OMAP35x Applications Processor, DSP/BIOS LINK Programmer’s Guide, DSP/BIOS LINK User’s Guide y Contiguous Memory Management API
<b>RECURSOS WEB (Plataforma institucional)</b>	Moodle UPM
<b>EQUIPAMIENTO DE LABORATORIO</b>	Ordenador personal
	Generador de señal y osciloscopio.
	Tarjeta DSK6713 y CCS 3.1
	Tarjeta Beagleboard

PLANIFICACIÓN SEMANAL DEL DESARROLLO DE LA ASIGNATURA

(blanco presenciales, verde no presenciales)

## Cronograma de trabajo de la asignatura

Semana 13 sep				
Actividad	Horas	Lugar	Metodología	Evaluación
▪ Tema 1.	2	8119	Clase Magistral	
▪ Tema 1:	1	8119	Estudio de casos	
▪ Tema 1:	4		Estudio	

Semana 20 sep				
Actividad	Horas	Lugar	Metodología	Evaluación
▪ Tema 1	3	8119	Realización de prácticas	
▪ Tema 1	3		Realización de prácticas	

Semana 27 sep				
Actividad	Horas	Lugar	Metodología	Evaluación
▪ Tema 2	3	8119	Clase Magistral	
▪ Tema 2	6		Estudio	

Semana 4 octubre				
Actividad	Horas	Lugar	Metodología	Evaluación
▪ Tema 2	3	8119	Realización de prácticas	
▪ Tema 2	3		Estudio	
▪ Tema 2	4		Realización de prácticas	

Semana 11 de octubre				
Actividad	Horas	Lugar	Metodología	Evaluación
▪ Tema 2	3	8119	Realización de prácticas	
▪ Tema 2	2		Estudio	
▪ Tema 2	4		Realización de prácticas	

Tema				
Semana 18 de octubre				
Actividad	Horas	Lugar	Metodología	Evaluación
▪ Tema 3	3	8819	Clase Magistral	
▪ Tema 3	5		Estudio	

Tema				
Semana 25 de octubre				
Actividad	Horas	Lugar	Metodología	Evaluación
▪ Tema 3	2	8819	Estudio de casos	
▪ Tema 3	1	8819	Prácticas	
▪ Tema 3	3		Estudio	
▪ Tema 3	3		Realización de prácticas	

Tema				
Semana 1 de noviembre				
Actividad	Horas	Lugar	Metodología	Evaluación
▪				
▪				
▪ Tema 3	3		Estudio	
▪ Tema 3	6		Realización de prácticas	

Tema				
Semana 8 noviembre				
Actividad	Horas	Lugar	Metodología	Evaluación
▪ Tema 3	1	8819	Estudio de casos	
▪ Tema 3:	2	8119	Prácticas	
▪ Evaluación: Hay que localizar una hora en el horario para realizar el examen	1	8119		Control Tema 1,2 y 3
▪ Tema 3	2		Estudio	
▪ Tema 3	3		Realización de prácticas	

Tema				
Semana 15 noviembre				
Actividad	Horas	Lugar	Metodología	Evaluación
▪ Tema 4	3	8119	Clase Magistral	
▪ Tema 4	2		Estudio	

Tema				
Semana 22 noviembre				
Actividad	Horas	Lugar	Metodología	Evaluación
▪ Tema 4	3	8119	Prácticas	
▪ Tema 4	2		Estudio	
▪ Tema 4	3		Realización de Prácticas	

Tema				
Semana 29 noviembre				
Actividad	Horas	Lugar	Metodología	Evaluación
▪ Tema 4	3	8119	Prácticas	
▪ Tema 4	2		Estudio	
▪ Tema 4	3		Realización de Prácticas	

Tema				
Semana 6 diciembre				
Actividad	Horas	Lugar	Metodología	Evaluación
▪				
▪ Tema 4	2		Estudio	
▪ Tema 4	3		Realización de Prácticas	

Tema				
Semana 13 diciembre				
Actividad	Horas	Lugar	Metodología	Evaluación
▪ Tema 5	2	8119	Clases Magistrales	
▪ Tema 5	1	8119	Prácticas	
▪ Tema 5	2		Estudio	
▪ Tema 5	3		Realización de Prácticas	▪ Tema 5

Tema				
Semana 20 diciembre				
Actividad	Horas	Lugar	Metodología	Evaluación
▪ Tema 5	3	8119	Prácticas	
▪ Tema 5	2		Estudio	
▪ Tema 5	3		Realización de Prácticas	▪ Tema 5

Tema				
Semana 27 diciembre				
Actividad	Horas	Lugar	Metodología	Evaluación
▪				
▪ Tema 5	4		Estudio	

Tema				
Semana 3 enero				
Actividad	Horas	Lugar	Metodología	Evaluación
▪				
▪ Tema 5	6		Realización de Prácticas	

Tema				
Semana 10 enero o 17 de enero				
Actividad	Horas	Lugar	Metodología	Evaluación
▪ Evaluación	3	8119		Control 2ª Parte y 1ª Parte

# Sistema de evaluación de la asignatura

## EVALUACION

### EVALUACION SUMATIVA

Actividad evaluada	Tema	Semana	Lugar	Peso califica
▪ Realización de prácticas	1	20 sep	8119	5%
▪ Realización de prácticas	2	11 oct	8119	10%
▪ Realización de prácticas	3	25 oct	8119	10%
▪ Control	1-2-3	8 Novi	8119	25%
▪ Realización prácticas	4	29 Nov	8119	13%
▪ Realización de prácticas	5	10 Ene	8119	12%
▪ Control	4-5	10 o 17 Ene	8119	25%

Actividad	Puntuación total
<b>Total</b>	<b>10,0</b>

	Tema 1	Tema 2	Tema 3	Tema 4	Tema 5	Total
<b>Trabajos y ejercicios</b>						
<b>Laboratorio</b>	5%	10%	10%	13%	12%	<b>50%</b>
<b>Exámenes por tema</b>	5%	10%	10%	13%	12%	<b>50%</b>
<b>Total temas</b>						
<b>Examen final</b>						

## CRITERIOS DE CALIFICACIÓN

- 1º) Realización de las prácticas guiadas con aprovechamiento.
- 2º) Presentación de los informes de las prácticas de laboratorio en tiempo y forma. Se valorará: organización del documento, claridad en las explicaciones, detalles de las mismas, soluciones propuestas a los diseños sencillos que se plantean.
- 3º) Conocimiento y destreza en los contenidos que se presenten. Claridad y detalle en las respuestas a las preguntas cortas en los exámenes escritos.
- 4º) Grado de autoaprendizaje en el uso de las herramientas. El profesor planteará problemas que el alumno deberá intentar resolver en un plazo prefijado.
- 5º) Capacidad para trabajar y colaborar en equipo en la realización de las prácticas y diseños.